

DIALOG(R)File 351:Derwent WPI  
(c) 2004 Thomson Derwent. All rts. reserv.

012209364      \*\*Image available\*\*  
WPI Acc No: 1999-015470/ 199902  
XRAM Acc No: C99-004964  
XRPX Acc No: N99-012234

Antistatic film for image display device - includes alloy nitride layer  
that is formed by subjecting target material to sputtering process in  
order to obtain desired composition of Cr and Al

Patent Assignee: CANON KK (CANO )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 10284286	A	19981023	JP 9788520	A	19970407	199902 B

Priority Applications (No Type Date): JP 9788520 A 19970407

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 10284286	A	20	H05F-001/02	

Abstract (Basic): JP 10284286 A

The film consists of an alloy nitride layer which contains Cr and Al. A sputtering process is performed on the target material to obtain desired composition of Cr and Al.

USE - For LCD display, CRT display, plasma light emission type display, multi electron source display.

ADVANTAGE - Improves stability. Prevents brightness loss of image display device. Facilitates formation of film on image display device within short time. Improves reproducibility of antistatic film.

Dwg.1/14

Title Terms: ANTISTATIC; FILM; IMAGE; DISPLAY; DEVICE; ALLOY; NITRIDE;  
LAYER; FORMING; SUBJECT; TARGET; MATERIAL; SPUTTER; PROCESS; ORDER;  
OBTAIN; COMPOSITION; CR; AL

Derwent Class: L03; M13; U11; U14; V05; X25

International Patent Class (Main): H05F-001/02

International Patent Class (Additional): H01J-029/87; H01J-031/12

File Segment: CPI; EPI

Manual Codes (CPI/A-N): L03-G05; L04-D02; M13-G

Manual Codes (EPI/S-X): U11-C05C2; U14-K01A1B; V05-A01; V05-A01D1C;  
V05-D01B; V05-D07B3; X25-S



(11)特許出願公開番号

特開平10-284286

(43)公開日 平成10年(1998)10月23日

(51) Int.Cl.<sup>6</sup>  
H 0 5 F 1/02  
H 0 1 J 29/87  
31/12

**識別記号**

FI		
H05F	1/02	E
H01J	29/87	
	31/12	C

審査請求 未請求 請求項の数10 O.L (全 20 頁)

(21)出願番号 特願平9-88520

(22)出願日 平成9年(1997)4月7日

(71)出願人 000001007  
キヤノン株式会社  
東京都大田区下丸子3丁目30番2号

(72)発明者 大里 陽一  
東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 日下 貴生  
東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 小坂 容子  
東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74)代理人 弁理士 山下 稔平

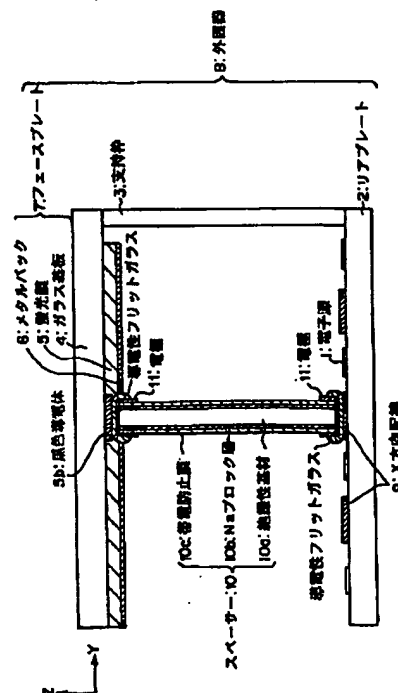
**最終頁に続く**

(54)【発明の名称】 帯電防止膜およびその成膜方法及び画像表示装置

〈57〉【要約】

【課題】 安定性が高く、再現性が良いスペーサ用帯電防止膜およびそれを用いた表示装置を提供する。

【解決手段】 CrとAlの合金ターゲットをスパッタして成膜されたCrとAlとの合金窒化膜からなる帯電防止膜である。また、複数の冷陰極型電子放出素子1を形成した基板2と、発光材料を5形成した基板7とを、スペーサ10を介して対向させた構造を有する表示装置に用いられる前記スペーサ10の表面に形成される帯電防止膜10cであって、該帯電防止膜10cは、CrとAlの合金ターゲットをスパッタして成膜されたCrとAlとの合金窒化膜からなることを特徴とする。



## 【特許請求の範囲】

【請求項1】 CrとAlの合金ターゲットをスパッタして得られるCrとAlとの合金窒化膜からなることを特徴とする帯電防止膜。

【請求項2】 上記ターゲットは、Crの組成が15at%より小さいCr-Al合金ターゲットであることを特徴とする請求項1記載の帯電防止膜。

【請求項3】 複数の冷陰極型電子放出素子を形成した基板と、発光材料を形成した基板とを、スペーサを介して対向させた構造を有する表示装置に用いられる前記スペーサの表面に形成される帯電防止膜であって、該帯電防止膜は、CrとAlの合金ターゲットをスパッタして成膜されたCrとAlとの合金窒化膜からなることを特徴とする帯電防止膜。

【請求項4】 上記CrとAlとの合金窒化膜は、その膜厚が10nmから1 $\mu$ mであり、比抵抗値が、電子の加速電圧をVaとした時、 $10^{-5} \times Va^2$  から $10^7 \Omega \text{cm}$ 、抵抗温度係数が負であり、該抵抗温度係数の値が1%以下であることを特徴とする請求項3記載の帯電防止膜。

【請求項5】 上記CrとAlとの合金窒化膜は、該膜中のAlの表面窒化率が30%以上であることを特徴とする請求項3記載の帯電防止膜。

【請求項6】 CrとAlとの合金窒化膜からなる帯電防止膜を成膜する成膜方法において、前記帯電防止膜は、CrとAlの合金ターゲットをスパッタして成膜することを特徴とする成膜方法。

【請求項7】 上記ターゲットは、Crの組成が15at%より小さいCr-Al合金ターゲットを用いることを特徴とする請求項6記載の成膜方法。

【請求項8】 CrとAlの合金ターゲットをスパッタしてCrとAlとの合金窒化膜を成膜する成膜方法において、

スパッタガスとしてArとN<sub>2</sub>を用いて、CrとAlとの合金窒化膜の比抵抗値を制御する手段として、

① 上記比抵抗値を大きくするために、スパッタ全圧を大きく、またはN<sub>2</sub>分圧を大きくする；

② 上記比抵抗値を小さくするために、スパッタ全圧を小さく、またはN<sub>2</sub>分圧を小さくする；ことを特徴とする成膜方法。

【請求項9】 上記N<sub>2</sub>分圧を50%以下にすることを特徴とする請求項8記載の成膜方法。

【請求項10】 複数の冷陰極型電子放出素子を形成した基板と、発光材料を形成した基板とを、スペーサを介して対向させた構造を有する画像表示装置において、請求項1～5のいずれか1項記載の帯電防止膜を、少なくとも前記スペーサの表面に有することを特徴とする画像表示装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、帯電防止膜及びその成膜方法、及び帯電防止膜を応用した画像表示装置に関するものである。

【0002】

【従来の技術】 奥行きのない薄い平面型ディスプレイは省スペースかつ軽量であることから、ブラウン管型ディスプレイに置き変わるものとして注目される。現在平面型ディスプレイには液晶型、プラズマ発光型、マルチ電子源を用いたものがある。プラズマ発光型およびマルチ電子源ディスプレイは視野角が大きく、画質がブラウン管並であるために高品位な画像の表示が可能である。

【0003】 図13は、多数の微小な電子源を使用したディスプレイの断面模式図であり、51は、リアプレート52上に形成された電子源、54は、蛍光体55が形成されたフェースプレートである。電子源は高密度化が可能な円錐状あるいは針状の先端から電子を電界放出させる電界放出型電子素子あるいは表面伝導型放出素子などの冷陰極電子放出素子が開発されている。この図は電子源を駆動するための配線は省略してある。

【0004】 ディスプレイの表示面積が大きくなるにしたがい、内部の真空と外部の大気圧差による基板の変形を抑えるため、基板および前面ガラス板を厚くする必要がある。これはディスプレイの重量を増加させるのみならず、斜めから見たときに画像のひずみをもたらす。そこで、比較的薄いガラス板を使用して大気圧を支えるため基板と前面ガラス間にはスペーサあるいはリブと呼ばれる構造支持体が用いられる。電子源が形成された基板と蛍光体が形成された前面ガラス間は通常サブミリないし数ミリに保たれ、前述したように内部は高真空に保持されている。

【0005】 電子源からの放出電子を加速するために電子源と蛍光体との間には数百V以上の高電圧が印加されている。すなわち、蛍光体と電子源の間には電界強度にして1kV/mmを越える強電界が印加されるためスペーサ部での放電が懸念される。

【0006】 また、スペーサは、近傍電子源から放出された電子の一部が当たることにより、あるいは放出電子によりイオン化した正イオンがスペーサに付着することにより帯電を引き起こす。スペーサの帯電により電子源から放出された電子はその軌道を曲げられ、蛍光体上の正規な位置とは異なる場所に到達し、表示画像を前面ガラスを介して見たとき、スペーサ近傍の画像がゆがんで表示される。この問題点を解決するために、スペーサに微小電流が流れるようにして帯電を除去する提案がなされている。そこでは絶縁性のスペーサの表面に高抵抗薄膜を形成することにより、スペーサ表面には微小電流が流れるようにしている。ここで用いられている帯電防止膜は酸化スズ、あるいは酸化スズと酸化インジウム混晶薄膜や金属膜である。

【0007】

【発明が解決しようとする課題】上記従来例に使用された酸化スズ等の半導体型薄膜は、ガスセンサに応用されるほど酸素等のガスに敏感なため雰囲気での抵抗値が変化しやすい。

【0008】また、これらの材料や金属膜は比抵抗が小さいために高抵抗化するには島状に成膜したり、極めて薄膜化する必要がある。

【0009】すなわち、従来の高抵抗膜は成膜の再現性が難しかったり、ディスプレイ作製工程でのフリット封着やベーキングといった熱工程で抵抗値が変化しやすいという欠点がある。

【0010】本発明は、上記従来スぺーサの欠点を克服し、安定性が高く、再現性が良いスぺーサ用帯電防止膜およびそれを用いた表示装置を提供することを目的とするものである。

【0011】

【課題を解決するための手段】本発明は、上述した課題を解決するための手段として、CrとAlの合金ターゲットをスパッタして得られるCrとAlとの合金窒化膜からなることを特徴とする帯電防止膜でもある。

【0012】また、上記ターゲットは、Crの組成が15at%より小さいCr-Al合金ターゲットであることが好適である。

【0013】また、複数の冷陰極型電子放出素子を形成した基板と、発光材料を形成した基板とを、スぺーサを介して対向させた構造を有する表示装置に用いられる前記スぺーサの表面に形成される帯電防止膜であって、該帯電防止膜は、CrとAlの合金ターゲットをスパッタして成膜されたCr-Al合金窒化膜からなることを特徴とする帯電防止膜でもある。

【0014】また、上記CrとAlとの合金窒化膜は、その膜厚が10nmから1 $\mu$ mであり、比抵抗値が、電子の加速電圧をVaとした時、 $10^{-5} \times Va^2$  から  $10^7 \Omega \text{cm}$ 、抵抗温度係数が負であり、該抵抗温度係数の値が1%以下であることが好適である。

【0015】また、上記CrとAlとの合金窒化膜は、該膜中のAlの表面窒化率（「窒化アルミニウム」／「アルミニウム」）が30%以上であることが好適である。

【0016】これは、表1～3にも示されるように、表面の原子をESCA(XPS)で測定し、AlNとなっているNの原子数とAlの原子数とを比較した割合であり、表中、約0.3以上で結果が良好となっている。

【0017】また、本発明は、上述した課題を解決するための手段として、遷移金属とAlとの合金窒化膜からなる帯電防止膜を成膜する成膜方法において、CrとAlとの合金窒化膜からなる帯電防止膜を成膜する成膜方法において、前記帯電防止膜は、CrとAlの合金ターゲットをスパッタして成膜することを特徴とする成膜方法でもある。

【0018】また、上記ターゲットは、Crの組成が15at%より小さいCr-Al合金ターゲットを用いることが好適である。

【0019】また、CrとAlの合金ターゲットをスパッタしてCrとAlとの合金窒化膜を成膜する成膜方法において、スパッタガスとしてArとN<sub>2</sub>を用いて、CrとAlとの合金窒化膜の比抵抗値を制御する手段として、

① 上記比抵抗値を大きくするために、スパッタ全圧を大きく、またはN<sub>2</sub>分圧を大きくする；

② 上記比抵抗値を小さくするために、スパッタ全圧を小さく、またはN<sub>2</sub>分圧を小さくする；ことを特徴とする成膜方法でもある。

【0020】また、上記N<sub>2</sub>分圧を50%以下にすることが好適である。また、複数の冷陰極型電子放出素子を形成した基板と、発光材料を形成した基板とを、スぺーサを介して対向させた構造を有する画像表示装置において、上記帯電防止膜を、少なくとも前記スぺーサの表面に有することを特徴とする画像表示装置を実現するものである。

【0021】〔作用〕帯電防止膜は、絶縁性材質の表面を導電性膜で被覆することにより、絶縁性材質表面に蓄積した電荷を除去するものであり、通常、帯電防止膜の表面抵抗（シート抵抗Rs）が、 $10^{12} \Omega$ 以下であることが必要である。さらに、十分な帯電防止効果を得るためにはより低い抵抗値であればよく $10^{11} \Omega$ 以下であることが好ましく、より低抵抗であれば除電効果が向上する。

【0022】帯電防止膜を上記ディスプレイのスぺーサに適応した場合においては、スぺーサの表面抵抗Rsは帯電防止および消費電力からその望ましい範囲に設定される。シート抵抗の下限はスぺーサにおける消費電力により制限される。低抵抗であるほどスぺーサに蓄積する電荷を速やかに除去することが可能となるが、スぺーサで消費される電力が大きくなる。スぺーサに使用する帯電防止膜としては比抵抗が小さい金属膜よりは半導電性の材料であることが好ましい。その理由は抵抗が小さい材料を用いた場合、表面抵抗Rsを所望の値にするためには帯電防止膜の厚みを極めて薄くしなければならぬからである。薄膜材料の表面エネルギーおよび基板との密着性や基板温度によっても異なるが、一般的には10nm以下の薄膜は島状となり、抵抗が不安定で成膜再現性に乏しい。

【0023】従って、比抵抗値が金属導電体より大きく、絶縁体よりは小さい範囲にある半導電性材料が好ましいのであるが、これらは抵抗温度係数が負の材料が多い。抵抗温度係数が負であると、スぺーサ表面で消費される電力による温度上昇で抵抗値が減少し、さらに発熱し温度が上昇しつづけ、過大な電流が流れる。いわゆる熱暴走を引き起こす。しかし、発熱量すなわち消費電力

と放熱がバランスした状況では熱暴走は発生しない。また、帯電防止膜材料の抵抗温度係数TCRの絶対値が小さいければ熱暴走しにくくなる。

【0024】TCRが-1%の帯電防止膜を用いた条件でスペーサ1平方cm当たりの消費電力がおよそ0.1Wを越えるようになるとスペーサに流れる電流が増加しつづけ、熱暴走状態となることが実験で認められた。これはもちろんスペーサ形状とスペーサ間に印加される電圧 $V_a$ および帯電防止膜の抵抗温度係数により左右されるが、以上の条件から、消費電力が1平方cmあたり0.1Wを越えない $R_s$ の値は $10 \times V_a^2 \Omega$ 以上である。すなわち、スペーサ上に形成した帯電防止膜のシート抵抗 $R_s$ は $10 \times V_a^2 \Omega$ から11乗 $\Omega$ の範囲に設定される必要がある。

【0025】上述したように絶縁性スペーサ上に形成された帯電防止膜の厚み $t$ は10nm以上が望ましい。一方膜厚 $t$ が1 $\mu m$ 以上では膜応力が大きくなって膜はがれの危険性が高まり、また成膜時間が長くなるため生産性が悪い。従って、膜厚は10nm~1 $\mu m$ 、さらには20~500nmであることが望ましい。

【0026】比抵抗 $\rho$ はシート抵抗 $R_s$ と膜厚 $t$ の積であり、以上に述べた $R_s$ と $t$ の好ましい範囲から、帯電防止膜の比抵抗 $\rho$ は $10^{-5} \times V_a^2 \sim 10^7 \Omega cm$ である必要がある。さらにシート抵抗と膜厚のより好ましい範囲を実現するためには、 $\rho$ は $(2 \times 10^{-5}) V_a^2 \sim 5 \times 10^6 \Omega cm$ とするのが良い。

【0027】ディスプレイにおける電子の加速電圧 $V_a$ は100V以上であり、十分な輝度を得るためには1kVの電圧を要する。 $V_a=1kV$ の条件においては、帯電防止膜の比抵抗は $10 \sim 10^7 \Omega cm$ が好ましい範囲である。

【0028】以上に述べた帯電防止膜の特性を実現する材料を鋭意検討した結果、アルミと遷移金属合金窒化膜が帯電防止膜として極めて優れていることを見出した。遷移金属はTi、V、Cr、Mn、Fe、Co、Ni、Cu、Zr、Nb、Mo、Hf、Ta、W等の中から選ばれるものであり、これらを単独で使用しても良いが、2種以上の遷移金属を合わせて用いることも可能である。遷移金属窒化物は金属的な良導体であり、窒化アルミは絶縁体である。

【0029】アルミ遷移金属合金窒化膜はアルミと遷移金属組成を調整することにより、良導体からほぼ絶縁体まで広い範囲に比抵抗値を制御できる。すなわち、スペーサ用帯電防止膜として望ましい上述した比抵抗値を組成を変えることにより実現することができる。さらには後述する表示装置作製の工程において抵抗値の変化が少なく安定な材料であることがわかった。かつ、その抵抗温度係数は負であるが絶対値は1%より小さく熱暴走しにくい材料である。さらに、窒化物は二次電子放出率が小さいことから、電子の照射により帯電しにくく、電

子線を利用したディスプレイに適した材料である。

【0030】帯電防止膜であるアルミと遷移金属合金窒化膜は、スパッタ法、反応性スパッタ法、電子ビーム蒸着法、イオンプレーティング法、イオンアシスト蒸着法、CVD法等の薄膜形成手段により絶縁性部材上に形成することができる。

【0031】たとえば、スパッタ法の場合は、アルミおよび遷移金属のターゲットを窒素あるいはアンモニアを含むガス中でスパッタすることにより、スパッタ金属原子を窒化し、アルミ遷移金属合金窒化膜が得られる。この際、ガス圧、窒素分圧、成膜速度等のスパッタ条件を調整することにより、窒化膜中の窒素量が変化するが、十分窒化させたほうが膜の安定性が良い。

【0032】本発明によれば、あらかじめ組成を調整したアルミと遷移金属との合金のターゲットを用いてスパッタすることにより、上述したアルミ及び遷移金属のターゲットを用いるスパッタに比較して、成膜組成の調整が、より正確に容易にできるようになる。また、短時間で成膜することができる。

【0033】以上、ディスプレイ用スペーサ帯電防止膜に関して説明したが、アルミ遷移金属合金窒化物は高融点材料でかつ硬度が高い性質を有するので、ディスプレイのスペーサ用途のみならず他の用途に対しても有用性が高い材料である。

【0034】

【発明の実施の形態】本発明の帯電防止膜を適用した表示装置について具体的に述べる。

【0035】図1は、スペーサ10を中心とした表示装置断面模式図である。1は電子源、2はリアプレート、3は側壁(支持枠)、7はフェースプレートであり、2、3、7により表示パネルの内部を真空中に維持するための気密容器(外囲器8)を形成している。

【0036】スペーサ10は絶縁性基材10aの表面に本発明帯電防止膜10cが形成されている。スペーサ10は外囲器8内を真空にすることにより大気圧を受けて、真空外囲器8が破損あるいは変形するのを避けるために設けられる。スペーサ10の材質、形状、配置、配置本数は外囲器8の形状ならびに熱膨張係数等、外囲器の受ける大気圧、熱等を考慮して決定される。スペーサ10の形状には、平板型、十字型、L字型等がある。スペーサ10の利用は、画像形成装置が大型化するにしたがって効果が顕著になる。

【0037】図12は、このようなスペーサの一例を示す図であり、(a)は、複数の電子源上にマトリクス状に開口した板状のスペーサを示す斜視図であり、(b)は、同様に、ライン状に開口したスペーサを示す斜視図である。

【0038】絶縁性基材10aはフェースプレート7およびリアプレート2にかかる大気圧を支持する必要からガラス、セラミクス等機械的強度の高く耐熱性の高い材

料が適する。フェースプレート、リアプレートの材質としてガラスを用いた場合、表示装置作製工程中の熱応力を抑えるために、スペーサ絶縁性基材はできるだけこれらの材質と同じものか、同様の熱膨張係数の材料であることが望ましい。

【0039】絶縁性基板にソーダガラス等アルカリイオンを含むガラスを使用した場合、例えばNaイオンにより帯電防止膜の導電性を变化させるおそれがある。窒化Si、酸化Al等のNaブロック層10bを絶縁性基材と帯電防止膜の中間に形成することでNa等アルカリイオンの帯電防止膜への侵入を抑制することができる。

【0040】帯電防止膜10cは、CrとAlの合金窒化膜であり、遷移金属としてCrを用いた。ディスプレイ用として好ましい比抵抗が得られる（遷移金属／アルミ）比率はCrの場合で6at%～15at%である。ディスプレイ以外の用途に使用する場合には上記の範囲に限ることなく広い合金比率の材料を用いることができる。遷移金属とアルミの合金窒化膜を帯電防止膜として用いる提案は、すでに本出願人によってなされている。

【0041】スペーサ10はメタルバック6およびX方向配線9と電気的に接続することにより、スペーサ10の両端にはほぼ加速電圧Vaが印加される。本例ではスペーサは配線上と接続されているが別途形成した電極に接続されてもよい。さらに、フェースプレート7とリアプレート2の間に電子ビームの整形あるいは基板絶縁部の帯電防止を目的とした中間電極板（グリッド電極等）を設置した構成においては、スペーサが中間電極板等を貫通してもよいし、中間電極板等を介して別々に接続してもよい。

【0042】Al、Au等良導電性である電極11をスペーサの両端に形成すると、帯電防止膜とフェースプレート上の電極およびリアプレート上の電極との電気的接続の向上に効果がある。

【0043】次に、上記説明したスペーサを用いた表示装置について説明する。図2は、実施例に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの1部を切り欠いて示している。

【0044】図2において、2はリアプレート、3は側壁（支持枠）、7はフェースプレートであり、2、3、7により表示パネルの内部を真空中に維持するための気密容器（外囲器8）を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摂氏400～500度で10分以上焼成することにより封着する。気密容器内部を真空中に排気する方法については後述する。

【0045】リアプレート2には、基板13が固定されているが、該基板上には冷陰極素子1がN×M個形成されている（N、Mは2以上の正の整数であり、目的とす

る表示画素数に応じて適宜設定される。たとえば、高品位テレビジョンの表示を目的とした表示装置においては、N=3000、M=1000以上の数を設定することが望ましい。本実施例においては、N=3072、M=1024とした。）。

【0046】前記N×M個の冷陰極素子は、M本のX方向配線9とN本のY方向配線12により単純マトリクス配線されている。前記1、9、12、13によって構成される部分をマルチ電子ビーム源と呼ぶ。なお、マルチ電子ビーム源の製造方法や構造については、後で詳しく述べる。

【0047】本実施例においては、気密容器のリアプレート2にマルチ電子ビーム源の基板13を固定する構成としたが、マルチ電子ビーム源の基板13が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板13自体を用いてもよい。

【0048】また、フェースプレート7の下面には、蛍光膜5が形成されている。本実施例はカラー表示装置であるため、蛍光膜5の部分にはCRTの分野で用いられる赤、緑、青の3原色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図3の(a)に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体5bが設けられている。黒色の導電体5bを設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにする事や、外光の反射を防止して表示コントラストの低下を防ぐ事、電子ビームによる蛍光膜のチャージアップを防止する事などである。黒色の導電体5bには、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

【0049】また、3原色の蛍光体の塗り分け方は前記図3(a)に示したストライプ状の配列に限られるものではなく、たとえば図3(b)に示すようなR、G、Bのデルタ状配列や、それ以外の配列であってもよい。

【0050】なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜5に用いればよく、また黒色導電材料は必ずしも用いなくともよい。

【0051】また、蛍光膜5のリアプレート側の面には、CRTの分野では公知のメタルバック6を設けている。メタルバック6を設けた目的は、蛍光膜5が発する光の一部を鏡面反射して光利用率を向上させる事や、負イオンの衝突から蛍光膜5を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜5を励起した電子の導電路として作用させる事などである。メタルバック6は、蛍光膜5をフェースプレート基板4上に形成した後、蛍光膜表面を平滑化处理し、その上にAlを真空蒸着する方法により形成した。なお、蛍光膜5に低電圧用の蛍光体材料を用いた場合には、メタルバック6は用いない。

【0052】また、本実施例では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板4と蛍光膜5との間に、たとえばITOを材料とする透明電極を設けてもよい。

【0053】また、 $Dx1 \sim Dxm$ および $Dy1 \sim Dyn$ および $Hv$ は、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。 $Dx1 \sim Dxm$ はマルチ電子ビーム源のX方向配線と、 $Dy1 \sim Dyn$ はマルチ電子ビーム源のY方向配線と、 $Hv$ はフェースプレートのメタルバック6と電気的に接続している。

【0054】また、気密容器内部を真空中に排気するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を10のマイナス7乗[Torr]程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜(不図示)を形成する。ゲッター膜とは、たとえばBaを主成分とするゲッター材料をヒーターもしくは高周波加熱により加熱し蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は $1 \times 10$ マイナス5乗ないしは $1 \times 10$ マイナス7乗[Torr]の真空度に維持される。

【0055】以上、本発明実施例の表示パネルの基本構成を説明した。

【0056】次に、前記実施例の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やFE型、あるいはMIM型などの冷陰極素子を用いることができる。

【0057】ただし、表示画面が大きくてしかも安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表面伝導型放出素子が特に好ましい。すなわち、FE型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術が必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、MIM型では、絶縁層と上電極の膜厚を薄くしてしかも均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。また、発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施例の表示パネルにおい

ては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0058】(表面伝導型放出素子の好適な素子構成と製法)電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0059】(平面型の表面伝導型放出素子)まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。図4に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。図中、13は基板、14と15は素子電極、16は導電性薄膜、17は通電フォーミング処理により形成した電子放出部、18は通電活性化処理により形成した薄膜である。

【0060】基板13としては、例えば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板上にたとえば $SiO_2$ を材料とする絶縁層を積層した基板などを用いることができる。

【0061】また、基板13上に基板面と平行に対向して設けられた素子電極14と15は、導電性を有する材料によって形成されている。たとえば、Ni、Cr、Au、Mo、W、Pt、Ti、Cu、Pd、Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいは $In_2O_3-SnO_2$ をはじめとする金属酸化物、ポリシリコンなどの半導体などの中から適宜材料を選択して用いればよい。電極を形成するには、たとえば真空蒸着などの成膜技術とフォトリソグラフィ、エッチングなどのパターンニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法(たとえば印刷技術)を用いて形成してもさしつかえない。

【0062】素子電極14と15の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔は通常数十nmから数十 $\mu m$ の範囲から適当な数値を選んで設計されるが、なかでも表示装置に適用するために好ましいのは数 $\mu m$ より数十 $\mu m$ の範囲である。また、素子電極の厚さdについては、通常は数十nmから数 $\mu m$ の範囲から適当な数値が選ばれる。

【0063】また、導電性薄膜16の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜(島状の集合体も含む)のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【0064】微粒子膜に用いた微粒子の粒径は、10分の数nmから数百nmの範囲に含まれるものであるが、



なかでも好ましいのは1 nmから20 nmの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極14あるいは15と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件などである。具体的には、十分の数nmから数百nmの範囲のなかで設定するが、なかでも好ましいのは1 nmから50 nmの間である。

【0065】また、微粒子膜を形成するのに用いられる材料としては、たとえば、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pbなどをはじめとする金属や、PdO、SnO<sub>2</sub>、In<sub>2</sub>O<sub>3</sub>、PbO、Sb<sub>2</sub>O<sub>3</sub>などをはじめとする酸化物や、HfB<sub>2</sub>、ZrB<sub>2</sub>、LaB<sub>6</sub>、CeB<sub>6</sub>、YB<sub>4</sub>、Gd<sub>2</sub>B<sub>4</sub>などをはじめとする硼化物や、TiC、ZrC、HfC、TaC、SiC、WCなどをはじめとする炭化物や、TiN、ZrN、HfNなどをはじめとする窒化物や、Si、Geなどをはじめとする半導体や、カーボンなどが上げられ、これらの中から適宜選択される。

【0066】以上述べたように、導電性薄膜16を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[Ω/sq]の範囲に含まれるよう設定した。

【0067】なお、導電性薄膜16と素子電極14および15とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図4の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極の順で積層してもさしつかえない。

【0068】また、電子放出部17は、導電性薄膜16の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗な性質を有している。亀裂は、導電性薄膜16に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、十分の数nmから数十nmの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図4においては模式的に示した。

【0069】また、薄膜18は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部17およびその近傍を被覆している。薄膜18は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0070】薄膜18は、単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれかか、もしくはその混合物であり、膜厚は50 nm以下とするが、30 nm以下とするのがさらに好ましい。

【0071】なお、実際の薄膜18の位置や形状を精密

に図示するのは困難なため、図4においては模式的に示した。また、平面図(a)においては、薄膜18の一部を除去した素子を図示した。

【0072】以上、好ましい素子の基本構成を述べたが、実施例においては以下のような素子を用いた。

【0073】すなわち、基板13には基板ガラスを用い、素子電極14と15にはNi薄膜を用いた。素子電極の厚さdは100 nm、電極間隔Lは2 μmとした。

【0074】微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約10 nm、幅Wは10 nmとした。

【0075】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。図5の(a)～(d)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は前記図4と同一である。

【0076】1) まず、図5(a)に示すように、基板13上に素子電極14および15を形成する。形成するにあたっては、あらかじめ基板13を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる。(堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術を用いればよい。)その後、堆積した電極材料を、フォトリソグラフィー・エッチング技術を用いてパターニングし、(a)に示した一对の素子電極(14と15)を形成する。

【0077】2) 次に、同図(b)に示すように、導電性薄膜16を形成する。

【0078】形成するにあたっては、まず前記(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィー・エッチングにより所定の形状にパターニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である(具体的には、本実施例では主要元素としてPdを用いた。また、実施例では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピナー法やスプレー法を用いてもよい。)。また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施例で用いた有機金属溶液の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0079】3) 次に、同図(c)に示すように、フォーミング用電源19から素子電極14と15の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部17を形成する。

【0080】通電フォーミング処理とは、微粒子膜で作られた導電性薄膜16に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分(すなわち電子放出部17)におい

ては、薄膜に適当な亀裂が形成されている。なお、電子放出部17が形成される前と比較すると、形成された後は素子電極14と15の間で計測される電気抵抗は大幅に増加する。

【0081】通電方法をより詳しく説明するために、図6に、フォーミング用電源19から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施例の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値Vpfを、順次昇圧した。また、電子放出部17の形成状況をモニターするためのモニターパルスPmを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計20で計測した。

【0082】実施例においては、たとえば10のマイナス5乗torr程度の真空雰囲気下において、たとえばパルス幅T1を1ミリ秒、パルス間隔T2を10ミリ秒とし、波高値Vpfを1パルスごとに0.1Vずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニターパルスPmを挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニターパルスの電圧Vpmは0.1Vに設定した。そして、素子電極14と15の間の電気抵抗が $1 \times 10^6$ の6乗オームになった段階、すなわちモニターパルス印加時に電流計20で計測される電流が $1 \times 10^{-7}$ のマイナス7乗A以下になった段階で、フォーミング処理にかかわる通電を終了した。

【0083】なお、上記の方法は、本実施例の表面伝導型放出素子に関する好ましい方法であり、たとえば微粒子膜の材料や膜厚、あるいは素子電極間隔Lなど表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0084】4)次に、図5の(d)に示すように、活性化用電源21から素子電極14と15の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

【0085】通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部17に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである(図においては、炭素もしくは炭素化合物よりなる堆積物を部材18として模式的に示した)。なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0086】具体的には、10のマイナス4乗ないし10のマイナス5乗torrの範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物18は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれか

か、もしくはその混合物であり、膜厚は50nm以下、より好ましくは30nm以下である。

【0087】通電方法をより詳しく説明するために、図7の(a)に、活性化用電源21から印加する適宜の電圧波形の一例を示す。本実施例においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧Vacは14V、パルス幅T3は1ミリ秒、パルス間隔T4は10ミリ秒とした。なお、上述の通電条件は、本実施例の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0088】図5の(d)に示す22は該表面伝導型放出素子から放出される放出電流Ieを捕捉するためのアノード電極で、直流高電圧電源23および電流計24が接続されている(なお、基板13を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極22として用いる。)

【0089】活性化用電源21から電圧を印加する間、電流計24で放出電流Ieを計測して通電活性化処理の進行状況をモニターし、活性化用電源21の動作を制御する。電流計24で計測された放出電流Ieの一例を図7(b)に示すが、活性化電源21からパルス電圧を印加しはじめると、時間の経過とともに放出電流Ieは増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流Ieがほぼ飽和した時点で活性化用電源21からの電圧印加を停止し、通電活性化処理を終了する。

【0090】なお、上述の通電条件は、本実施例の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0091】以上のようにして、図5(e)に示す平面型の表面伝導型放出素子を製造した。

【0092】図8は、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子である。図8は、垂直型の基本構成を説明するための模式的な断面図であり、図中の25は基板、26と27は素子電極、28は段差形成部材、29は微粒子膜を用いた導電性薄膜、30は通電フォーミング処理により形成した電子放出部、31は通電活性化処理により形成した薄膜である。

【0093】垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(26)が段差形成部材28上に設けられており、導電性薄膜29が段差形成部材28の側面を被覆している点にある。したがって、前記図4の平面型における素子電極間隔Lは、垂直型においては段差形成部材28の段差高Lsとして設定される。な

お、基板25、素子電極26および27、微粒子膜を用いた導電性薄膜29、については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材28には、たとえば $\text{SiO}_2$ のような電氣的に絶縁性の材料を用いる。

【0094】(表示装置に用いた表面伝導型放出素子の特性)以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0095】図9に、表示装置に用いた素子の、(放出電流 $I_e$ )対(素子印加電圧 $V_f$ )特性、および(素子電流 $I_f$ )対(素子印加電圧 $V_f$ )特性の典型的な例を示す。なお、放出電流 $I_e$ は素子電流 $I_f$ に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2本のグラフは各々任意単位で図示した。

【0096】表示装置に用いた素子は、放出電流 $I_e$ に関して以下に述べる3つの特性を有している。

【0097】第一に、ある電圧(これを閾値電圧 $V_{th}$ と呼ぶ)以上の大きさの電圧を素子に印加すると急激に放出電流 $I_e$ が増加するが、一方、閾値電圧 $V_{th}$ 未満の電圧では放出電流 $I_e$ はほとんど検出されない。

【0098】すなわち、放出電流 $I_e$ に関して、明確な閾値電圧 $V_{th}$ を持った非線形素子である。

【0099】第二に、放出電流 $I_e$ は素子に印加する電圧 $V_f$ に依存して変化するため、電圧 $V_f$ で放出電流 $I_e$ の大きさを制御できる。

【0100】第三に、素子に印加する電圧 $V_f$ に対して素子から放出される電流 $I_e$ の応答速度が速いため、電圧 $V_f$ を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0101】以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。たとえば多数の素子を表示画面の画素に対応して設けた表示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧 $V_{th}$ 以上の電圧を適宜印加し、非選択状態の素子には閾値電圧 $V_{th}$ 未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0102】また、第二の特性かまたは第三の特性を利用することにより、発光輝度を制御することができるため、諧調表示を行うことが可能である。

【0103】(多数素子を単純マトリクス配線したマルチ電子ビーム源の構造)次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0104】図10に示すのは、前記図4の表示パネル

に用いたマルチ電子ビーム源の平面図である。基板上には、前記図4で示したものと同様な表面伝導型放出素子が配列され、これらの素子はX方向配線電極12とY方向配線電極9により単純マトリクス状に配線されている。X方向配線電極12とY方向配線電極9の交差する部分には、電極間に絶縁層(不図示)が形成されており、電氣的な絶縁が保たれている。

【0105】図10のA-A'に沿った断面を、図11に示す。

【0106】なお、このような構成のマルチ電子源は、あらかじめ基板上にX方向配線電極12、Y方向配線電極9、電極間絶縁層(不図示)、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、X方向配線電極12およびY方向配線電極9を介して各素子に給電通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0107】

【実施例】

(実施例1)本実施例では、まず、未フォーミングの複数の表面伝導型電子源1(図1)をリアプレート2に形成した。リアプレート2として清浄化した青板ガラスを用い、これに図4に示した表面伝導型電子放出素子を160個、720個マトリクス状に形成した。素子電極14、15はPtスパッタ膜であり、X方向配線9、Y方向配線12はスクリーン印刷法により形成したAg配線である。導電性薄膜16はPdアミン錯体溶液を焼成したPdO微粒子膜である。

【0108】画像形成部材であるところの蛍光膜5は図3bに示すように、各色蛍光体R、G、BがY方向にのびるストライプ形状を採用し、黒色導電材5bとしては各色蛍光体間だけでなく、Y方向の画素間を分離しかつスペーサ10を設置するための部分を加えた形状を用いた。先に黒色導電材5bを形成し、その間隙部に各色蛍光体7aを塗布し蛍光膜5を作成した。ブラックストライプの材料として通常よく用いられている黒鉛を主成分とする材料を用いた。ガラス基板4に蛍光体5aを塗布する方法はスラリー法を用いた。

【0109】また、蛍光膜5の内面側に設けられるメタルバック6は、蛍光膜5の作成後、蛍光膜5の内面側表面の平滑化処理(通常フィルミングと呼ばれる)を行い、その後、A1を真空蒸着する事で作成した。フェースプレート7には、更に蛍光膜5の導電性を高めるため、蛍光膜5の外側面に透明電極が設けられる場合もあるが、本実施例ではメタルバックのみで十分な導電性が得られたので省略した。スペーサ10は、清浄化したソーダライムガラスからなる絶縁性基材10a(高さ3.8mm、板厚200 $\mu\text{m}$ 、長さ40mm)上に、Naブロック層として窒化シリコン膜を0.5 $\mu\text{m}$ 成膜し、その上にCrとAl合金窒化膜5cを真空成膜法により形成し成膜した。

【0110】本実施例で用いたCrとAl合金窒化膜は、スパッタリング装置を用いてアルゴンと窒素混合雰囲気中でCr(6at%) : Al(94at%)の合金ターゲットをスパッタする事により成膜した。

【0111】スパッタチャンバーの背圧は $7 \times 10^{-6}$ のマイナス5乗Paであった。スパッタ時には、 $N_2$ 分圧が20%になるように、Arと $N_2$ の混合ガスを流した。スパタガス全圧は0.4Paであった。

【0112】5インチの大きさのターゲットを備え、基板ホルダーとの距離は120mmであった。

【0113】ソーダライムガラスからなる絶縁性基材10aは、耐熱テープもしくは固定治具を用いて基板ホルダーに固定された。350℃までの基板加熱は膜質を良くするために行ってもよい。

【0114】今回は基板加熱は行わなかった。ターゲットに500Wの高周波電力を投入し、50分間で膜厚が200nmのCrとAlの合金窒素膜を設けた。

【0115】このCrとAlの合金窒素膜の比抵抗値は、 $7.00 \times 10^{-6}$ の6乗 $\Omega \cdot \text{cm}$ 、抵抗温度係数はマイナス0.3%であった。

【0116】膜の表面組成分析は、以下の装置を使用して各構成元素の組成や表面窒化率などの較正を行った。10のマイナス8乗Pa以上の高真空を保った同一真空室内に、スパッタ成膜機構およびRHEED(反射高速電子回折パターン計測機構)とXPS(X線光電子分光分析機構)を備えた装置を使用してまずスパッタリングによりCrとAl合金窒化膜10cを形成後RHEED法によりCrとAl合金窒化膜が形成されたことを確認。その後XPS測定を行った。この時のAl2PスペクトルおよびN1Sスペクトルのピーク面積比を用いて、AlとCr合金窒化膜の表面組成を較正した。

【0117】Cr元素とAl元素の割合「Cr」/「Al」は0.05で、ほぼターゲットの組成比と同じであった。

【0118】またCrは表面ではほとんど酸化物であるが、Alは窒化物と酸化物が混在しており、窒化物として存在する割合(「窒化アルミニウム」/「窒化アルミニウム+酸化アルミニウム」)が0.82であった。

【0119】次に、この実施例1のスペーサ10は、X方向配線あるいはメタルバックとの接続を確実にするためにその接続部にAlによる電極11を設けた。

【0120】この電極11はX方向配線からフェースプレートに向かって200 $\mu\text{m}$ 、メタルバックからリアプレートに向かって200 $\mu\text{m}$ の範囲で外囲器8内に露出するスペーサ10の4面を完全に被覆した。

【0121】ここでAlによる電極11両端に500Vの電圧を印加、電流値を測定してスペーサ10の抵抗値を測定したところ $1.6 \times 10^{-9}$ の9乗 $\Omega$ であった。

【0122】このCrとAl合金窒化膜10cを成膜した実施例1のスペーサ10を、等間隔でX方向配線9上

に固定した。

【0123】その後、電子源1の3.8mm上方にフェースプレート7を支持棒3を介して配置し、リアプレート2、フェースプレート7、支持棒3及びスペーサ10の接合部を固定した。

【0124】電子源1とリアプレート2の接合部、リアプレート2と支持棒3の接合部及びフェースプレート7と支持棒3の接合部はフリットガラスを塗布し、空气中で430℃で10分以上焼成する事で封着した。

【0125】この封着処理後、CrとAl合金窒化10cの比抵抗値は $7.2 \times 10^{-6}$ の6乗 $\Omega \cdot \text{cm}$ とほとんど変化しなかった。

【0126】また本実施例の実験後、このスペーサ10を一部取り外して、CrとAl合金窒化膜10cの表面組成分析を行った。

【0127】Cr元素とAl元素の割合「Cr」/「Al」は0.05で、ほぼターゲットの組成比と同じであった。

【0128】またCrは表面ではほとんど酸化物であるが、Alは窒化物と酸化物が混在しており、窒化率(「窒化アルミニウム」/「窒化アルミニウム+酸化アルミニウム」)は、0.49に低下していた。

【0129】この表面分析値は、スパッタリング形成後(アズデポ: as deposition(成膜後))のCrとAl合金窒化膜を、封着温度430℃10分以上焼成処理を行った後同様に表面分析を行った値(アニール値)と同じであった。

【0130】スペーサ10は、フェースプレート7側では黒色導電材5b(線幅300 $\mu\text{m}$ )上に、Auを被覆シリカ球を含有した導電性フリットガラスを用いることにより、帯電防止膜とフェースプレートとの導通を確保した。

【0131】以上のようにして完成した外囲器8内の雰囲気は排気管を通じて真空ポンプにて排気し、十分な真空度に達した後、容器外端子Dx1~DxmとDy1~Dy nを通じ電子放出素子1の素子電極14,15間に電圧を印加し、電子放出部形成用薄膜16を通電処理(フォーミング処理)する事により電子放出部18を形成した。フォーミング処理は、図6に示した波形の電圧を印加する事により行った。

【0132】次に排気管を通してアセトン $1\text{mTorr}$ となるように真空容器に導入し、容器外端子Dx1~DxmとDy1~Dy nに電圧パルスを定期的に印加する事により、炭素、あるいは炭素化合物を堆積する通電活性化処理を行った。通電活性化は図7に示すような波形を印加する事により行った。

【0133】次に、容器全体を200℃に加熱しつつ10時間真空排気した後、 $10^{-6}\text{Torr}$ 程度の真空度で、排気管をガスバーナーで熱することで溶着し外囲器8の封止を行った。

【0134】最後に、封止後の真空度を維持するために、ゲッター処理を行った。

【0135】以上のように完成した画像形成装置において、各電子放出素子1には、容器外端子 $D \times 1 \sim D \times m$ 、 $Dy1 \sim Dy n$ を通じ走査信号及び変調信号を不図示の信号発生手段よりそれぞれ印加する事により電子を放出させ、メタルバック6には、高圧端子 $Hv$ を通じて高圧を印加する事により放出電子ビームを加速し、蛍光膜5に電子を衝突させ、蛍光体を励起・発光させることで画像を表示した。なお、高圧端子 $Hv$ への印加電圧 $Va$ は1kV～5kV、素子電極14、15間への印加電圧 $Vf$ は14Vとした。

【0136】スペーサ10について帯電防止膜10cの抵抗値および性能を表-1に示す。なお、表-1～3において、 $mE+n$ の表記は、 $m \times 10^n$ を示すものとする。また、「アズデポ」は、as deposition（成膜後）を意味し、また、各実施例の結果を示す欄において、「良好」とは画像の乱れが少なく良好である状態を示し、「なし」とは画像の乱れが無く、画像乱れを極度に起こす帯電状態でないことを示している。

【0137】組み込み前、フェースプレートへの封着後、リアプレートへの封着後、真空排気後、素子電極通電処理後等各工程で計測したところ全行程を通じてほとんど抵抗値の変動が見られなかった。

【0138】このことはCrとAl合金窒化膜が非常に安定であり、帯電防止膜として適していることを示している。

【0139】（実施例2～9）実施例2～9は、Cr（6at%）：Al（94at%）合金ターゲットを用いたものである。

【0140】実施例1と全く同様にCr（6at%）：Al（94at%）合金ターゲットを用いて、導電膜10Cとして、CrとAlの合金窒化膜を形成した。ただし表-1に示すように、成膜の際に、スパッタ全圧を0.4から1.0Paまで、 $N_2$ 分圧を10%から50%まで変化させた。

【0141】導電膜10Cを形成後は実施例1と同様に画像形成装置に組み込みカラー画像を表示、スペーサ近傍の画像の乱れを調べた。

【0142】表-1に、各実施例のスペーサ10について測定した結果をまとめて示す。

【0143】（実施例1～5）実施例1～5は、全圧0.4Paに固定、 $N_2$ 分圧を変化させたものである。 $N_2$ 分圧を大きくすると、Cr-AlN膜の比抵抗値は増大する。アニール処理によって表面の酸化が起こっても、比抵抗値はほとんど変化せずこのCr-AlN膜は耐熱性に優れていることが分かる。ただしAlNの表面窒化率（「窒化アルミニウム」/「窒化アルミニウム+酸化アルミニウム」）は、アニール処理によって低下する。特に $N_2$ 分圧が30%以上になると低下が大きいこ

とが分かる（表面の酸化）。

【0144】（実施例6～9）実施例6～9は、全圧0.6Pa、1.0Paと増加させたものである。全圧を増加させると、同じ $N_2$ 分圧でもCr-AlN膜の比抵抗値は増大する。ただし全圧、 $N_2$ 分圧を増加させるほどAlNの表面窒化率は低下することが分かる。

【0145】実施例7、9のスペーサ10を組み込んだ画像形成装置では、帯電によるスペーサ近傍の画像乱れ（影）が見られた。

【0146】これはAlNの表面窒化率が低下しCr-AlN膜の除電能力が低下したため、および比抵抗値が大きくなりすぎたためである。

【0147】（実施例10～15）実施例10～15（表-2）は、ターゲットをCr（3at%）：Al（97at%）合金に変えたものである。

【0148】実施例1～9と同様に全圧、分圧を増加させるほどCr-AlN膜の比抵抗値は増大する。Cr（6at%）のターゲットに比べて同じ成膜条件でも、AlNの表面窒化率が高い膜が得られた。ただし比抵抗値が10の8乗 $\Omega \cdot cm$ ぐらゐまで大きくなると除電能力が不足し帯電によるスペーサ近傍の画像乱れ（影）が見られた。

【0149】（実施例16～19）実施例16～19は、ターゲットをCr（9at%）：Al（91at%）合金に変えたものである。

【0150】実施例1～9と同様に全圧、分圧を増加させるほどCr-AlN膜の比抵抗値は増大する。ただし実施例1～9と同様に全圧、分圧を増加させるほどAlN膜の表面窒化率は低下する。実施例19は比抵抗値は、10の6乗で適正であったが、AlN膜の表面窒化率が0.33と低くなり、除電能力不足し帯電によるスペーサ近傍の画像乱れ（影）が見られた。

【0151】（実施例20～22）実施例20～22は、合金ターゲットのCr量を15%から50%まで変えたものを用いたものである。

【0152】Cr-Al膜の比抵抗値が10の4乗 $\Omega \cdot cm$ より小さくなると、 $Va$ を1kVまで印加することができなかった。さらに長い時間カラー画像表示を行うとスペーサ10からの発熱によってさらにCr-AlN膜の比抵抗値が小さくなる、熱暴走が起こった。

【0153】またCr量が9%までは、形成された膜のCr/Al比率はターゲットの組成にほぼ等しいが、15%以上では形成された膜のCr量がターゲット組成より大きくなる。

【0154】これは長時間成膜を続けると形成される膜のCr量が変化する（しだいにCr量が減少する）可能性を示唆するもので、合金ターゲットのCr量は15%よりも少なくするべきである。

【0155】（実施例23～26）実施例1においては、Cr-Al合金ターゲットをスパッタしてCr-A

1N膜を形成したが、実施例23~26では、AlターゲットとCr合金ターゲットを共にスパッタしてCr-AlN膜を形成した。

【0156】図14は、このときのスパッタ装置の構成例を示す模式図であり、Alターゲット43と、Cr合金ターゲット44とを備えている。

【0157】表-3に成膜条件および、各実施例のスペーサ10について測定した結果をまとめて示す。

【0158】実施例23~26は、Cr量15%と9%のCr-Al合金ターゲットを用いた例である。それぞれのターゲットに投入する高周波電力を調整することでCr-AlN膜のCr含有量を調整した。実施例1~2と同様に、全圧、N<sub>2</sub>分圧を調整することで同じCr含有量のCr-AlN膜の比抵抗値を増減することが可能である。

【0159】(比較例1~6) 比較例1~6では、AlターゲットとCrターゲットを共にスパッタしてCr-AlN膜を形成した。表-3に成膜条件および、各実施例のスペーサ10について測定した結果をまとめて示す。

【0160】比較例1~3はスパッタチャンバーの背圧がこれまでの実施例と同じ7.0×10のマイナス5乗Paであった。

【0161】比較例4~6は、スパッタチャンバーの背圧が1.3×10のマイナス3乗Paで成膜を行った(この背圧は予備排気室を持たずに、成膜ごとにスパッタチャンバーを大気開放するバッチ型の成膜装置での通常の背圧に相当するものである。))。

【0162】適正な比抵抗値10の5から8乗Ωcmを得るには、Cr/Al(原子)比が0.03~0.12程度である。Cr元素は、Al元素に比べてAr+N<sub>2</sub>スパッタガスでのスパッタ速度が大きいので、膜中の少量のCr含有量を精度良く制御するには、ターゲットに投入する高周波電力を小さな値で、しかも精度良く制御する必要がある(通常設定精度は電源容量の1%程度である。))。

【0163】これに比べて実施例23~26では、Cr-Al合金ターゲットのターゲットのCr量を調整することで、Alターゲットとほぼ同等の投入高周波電力にできる。そこでCr含有量を正確に調整し、短い時間で膜成形するには、この比較例1~6に比べて実施例23

~26のほうが優れていることが分かる。

【0164】比較例1~3はスペーサ近傍の画像の乱れもなく、これまでの実施例と同等の良好な除電能力を示した。

【0165】比較例4~6は、比較例1~3と比べて膜形成中にチャンバー中の残留ガスによって、Cr元素の酸化が起こるためか、比抵抗値がやや大きくなった。

【0166】さらにアニールによって膜表面の窒化度が大きく低下し、除電能力が不足し、帯電によるスペーサ近傍の画像乱れ(影)が見られた。

【0167】このように膜形成時の背圧が低下するとアニールによって表面の窒化度が大きく低下しやすい膜となることが分かった。

【0168】(実施例27~29) 実施例1~26は、膜形成時の背圧が7.0×10のマイナス5乗Paであったが、実施例27では、比較例4~6と同じ背圧1.3×10のマイナス3乗Paで成膜を行った。

【0169】AlとCrターゲットからの共スパッタ成膜の比較例1~6では、背圧が高くなるとアニール後の表面窒化度の低下が著しかったが、実施例27~29では、表面窒化度の低下が少なく、良好な除電能力を示した。

【0170】この様に、Cr-Alの合金ターゲットを用いると、スパッタチャンバーの背圧が高い装置条件でも良好な除電能力の膜を得られることが分かった。

【0171】実施例の画像表示は、高圧端子Hvへの印加電圧Vaを1kV~5kV、素子電極への印加電圧は14Vの条件で行なった。印加電圧Vaが大きい程、表示される画像は明るく、スペーサ近傍の画像乱れは見えにくくなったが、画像の評価は変わらなかった。素子電極への印加電圧を13V~15Vまで変化させると、13Vではやや画像が暗くなり、15Vでは、表示画像は明るくなったが、スペーサ近傍の画像乱れは、やや大きくなる傾向があった。しかし、画像乱れについての各実施例の比較では、傾向として変わらなかった。以上、説明した実施例では、遷移金属としてCrを例に挙げて実施しているが、同様に、他の遷移金属として前述したものをを用いても、本発明の効果が得られることは明白である。

【0172】

【表1】

表-1

アズデボ アニール

	ターゲット	全圧 (Pa)	N <sub>2</sub> 分圧比	膜厚 (Å)	抵抗 温度係数 (%)	アズデボ 比抵抗	アニール 比抵抗	Cr/Al	N /Al	Cr/Al	N /Al	スペースの近 傍の画像乱れ
								原子比	原子比	原子比	原子比	
実施例／比較例												
・ ターゲットCr 6 atn%／成膜 条件を変える												
実施例－1	Cr 6 %Al合金	0.4	20 %	2000	0.3	7.00E+06	7.20E+06	0.05	0.82	0.05	0.49	なし／良好
実施例－2	Cr 6 %Al合金	0.4	10	2000	0.3	1.50E+06	1.50E+06	0.05	0.84	0.06	0.63	なし／良好
実施例－3	Cr 6 %Al合金	0.4	15	2000	0.3	6.60E+06	6.50E+06	0.05	0.81	0.06	0.5	なし／良好
実施例－4	Cr 6 %Al合金	0.4	30	2000	0.3	7.50E+06	7.80E+06	0.06	0.76	0.08	0.44	なし／良好
実施例－5	Cr 6 %Al合金	0.4	50	2000	0.3	3.30E+07	4.50E+07	0.07	0.73	0.08	0.34	なし／良好
実施例－6	Cr 6 %Al合金	0.6	20	2000	0.3	1.00E+07	1.60E+07	0.06	0.78	0.07	0.47	なし／良好
実施例－7	Cr 6 %Al合金	0.6	50	2000	0.3	5.00E+07	7.20E+07	0.06	0.69	0.09	0.34	わずかな帯電／ 影あり
実施例－8	Cr 6 %Al合金	1	20	2000	0.3	3.00E+07	3.50E+07	0.06	0.76	0.08	0.44	なし／良好
実施例－9	Cr 6 %Al合金	1	50	2000	0.3	1.00E+08	2.20E+08	0.06	0.6	0.11	0.3	わずかな帯電／ 影あり

【0174】

[illegible]

【表3】



表-3  
AlとCr-Al 合金ター  
ゲットを用いる系

	Alター ゲット	CrAlター ゲット	CrAlター ターゲット	全圧 (Pa)	N <sub>2</sub> 分圧 (%)	膜厚 (Å)	アズデポ 比抵抗	アニール 比抵抗	アズデ ポ	アニー ル	アニー ル	スベ-サ近傍 の画像乱れ
実施例-23	P <sub>v</sub> (W)	Cr 濃度 (at%)	P <sub>v</sub> (W)									
実施例-23	400	15	100	0.4	20	2000	4.50E+07	5.50E+07	0.04	0.88	0.05	なし/良好
実施例-24	300	15	200	0.4	20	2000	5.00E+06	6.20E+06	0.07	0.8	0.09	なし/良好
実施例-25	200	15	300	0.9	60	2000	5.20E+06	7.20E+06	0.1	0.55	0.12	なし/良好
実施例-26	200	9	300	0.4	20	2000	3.50E+06	5.50E+06	0.07	0.85	0.08	なし/良好

AlとCrのターゲッ  
トを用いる2源スパ

	Alター ゲット	CrAlター ターゲット	CrAlター ターゲット	全圧 (Pa)	N <sub>2</sub> 分圧 (%)	膜厚 (Å)	アズデポ 比抵抗	アニール 比抵抗	アズデ ポ	アニー ル	アニー ル	スベ-サ近傍 の画像乱れ
比較例-1	600		15	0.4	20	2000	3.30E+07	5.00E+08	0.05	0.85	0.06	なし/良好
比較例-2	600		20	0.4	20	2000	4.20E+06	5.50E+06	0.05	0.84	0.08	なし/良好
比較例-3	600		30	0.9	20	2000	4.00E+06	6.30E+06	0.1	0.8	0.11	なし/良好
比較例-4	600		15	0.4	20	2000	1.50E+08	4.20E+08	0.05	0.65	0.06	帯電/影あり
比較例-5	600		20	0.4	20	2000	8.00E+07	2.00E+08	0.06	0.62	0.07	帯電/影あり
比較例-6	600		30	0.9	20	2000	2.50E+07	5.00E+08	0.1	0.55	0.12	帯電/影あり

背圧1・E-5Torr  
Cr-Alター  
ゲット

	Alター ゲット	CrAlター ターゲット	CrAlター ターゲット	全圧 (Pa)	N <sub>2</sub> 分圧 (%)	膜厚 (Å)	アズデポ 比抵抗	アニール 比抵抗	アズデ ポ	アニー ル	アニー ル	スベ-サ近傍 の画像乱れ
実施例-27		Cr 濃度 (at%)										
実施例-27		3		0.4	20	2000	6.20E+07	7.50E+07	0.04	0.85	0.05	なし/良好
実施例-28		6		0.4	20	2000	7.30E+06	8.20E+06	0.05	0.79	0.07	なし/良好
実施例-29		9		0.9	20	2000	5.50E+06	8.80E+06	0.1	0.52	0.11	なし/良好

#### 【0175】

【発明の効果】以上説明したように、素子基板とフェースプレート間に配置された絶縁性部材表面に、アルミと遷移金属との合金窒化膜として、例えば、クロム-アルミ合金ターゲットから形成された金属クロムとアルミ合金窒化膜を帯電防止膜として用いることにより、組立て工程中に抵抗値の変化がほとんど起こらず安定した値が得られた。

【0176】これにより、スベ-サ近傍でのビームの電位の乱れは抑止され、ビームが蛍光体に衝突する位置と、本来発光するべき蛍光体との位置ずれの発生が防止され、輝度損失を防ぐことができ鮮明な画像表示が可能

となった。

【0177】また、ターゲットに、アルミと遷移金属との合金として、例えば、Cr-Al合金を用いることにより、予め、Cr-Al合金ターゲットのCr量を調整することで、成膜中のCr含有量を正確に調整することができるとともに、短い時間で成膜することができるようになった。

#### 【図面の簡単な説明】

【図1】本発明の帯電防止膜の概略断面図である。

【図2】本発明の実施例である画像表示装置の、表示パネルの一部を切り欠いて示した斜視図である。

【図3】表示パネルのフェースプレートの蛍光体配列を

例示した平面図である。

【図4】平面型表面伝導型電子放出素子の構成を示す模式的平面図及び断面図である。

【図5】平面型表面伝導型電子放出素子の形成工程図である。

【図6】電子ビーム源のフォーミング形成印加パルス波形図である。

【図7】通電活性化工程印加パルス波形図である。

【図8】垂直型表面伝導型電子放出素子の断面図である。

【図9】表面伝導型電子放出素子の素子電圧と素子電流、放出電流の関係図である。

【図10】単純マトリクス配置したマルチ電子源の構成を示す平面図である。

【図11】単純マトリクス配置したマルチ電子源の構成を示す断面図である。

【図12】他のスペーサ形状の例を示す斜視図である。

【図13】従来例の平面型画像表示装置を示す模式的断面図である。

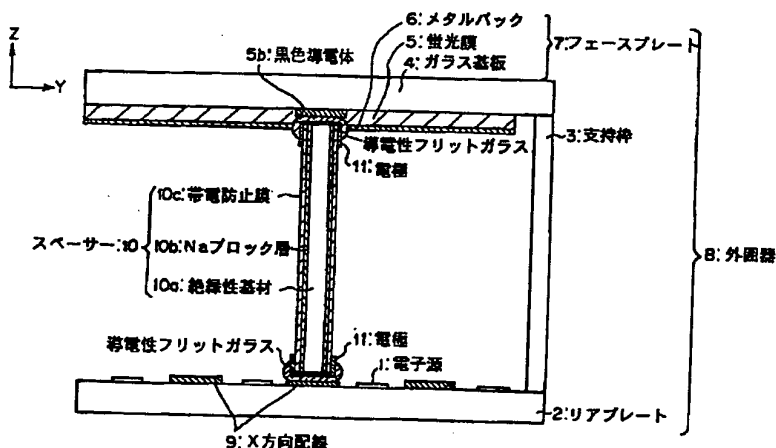
【図14】本発明の他の実施例に用いられるスパッタ装置の構成を示す模式的図である。

【符号の説明】

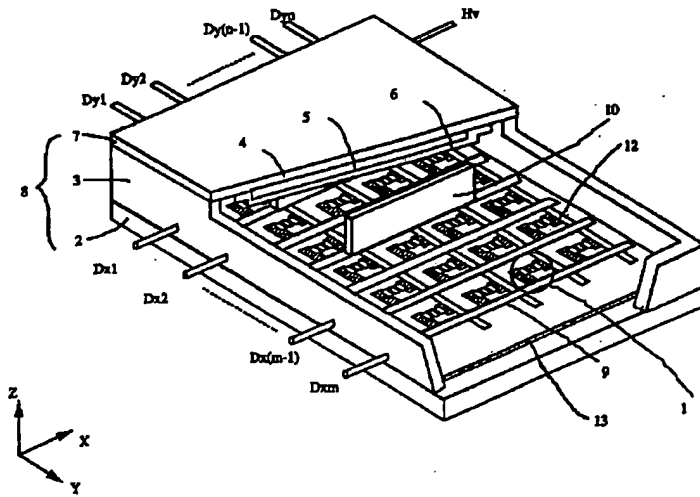
- 1 電子源
- 2 リアプレート
- 3 側壁（支持枠）
- 4 ガラス基板
- 5 蛍光膜

- 6 メタルバック
- 7 フェースプレート
- 8 外圍器
- 9 X方向配線
- 10 スペーサ
- 11 電極
- 12 Y方向配線
- 13 基板
- 14, 15 素子電極
- 16 導電性薄膜
- 17 電子放出部
- 18 通電活性化処理により形成した薄膜
- 19 フォーミング用電源
- 20 電流計
- 21 活性化用電源
- 22 表面伝導型放出素子から放出される放出電流  $I_e$  を捕捉するためのアノード電極
- 23 直流電圧電源
- 24 電流計
- 25 基板
- 26, 27 素子電極
- 28 段差形成部材
- 29 微粒子膜を用いた導電性薄膜
- 30 通電フォーミング処理により形成した電子放出部
- 31 通電活性化処理により形成した薄膜

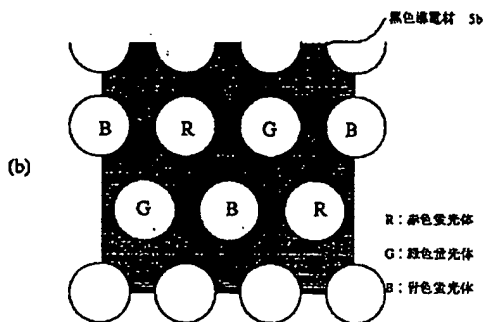
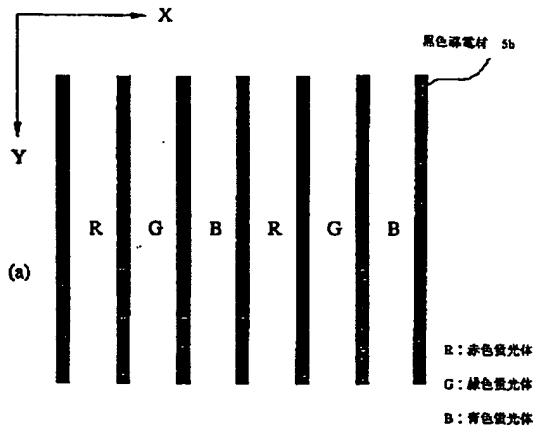
【図1】



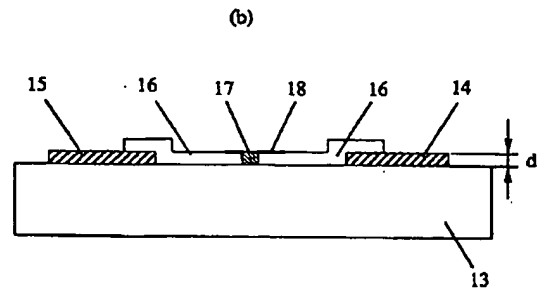
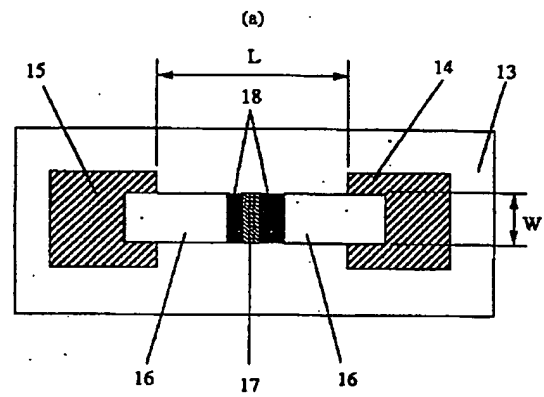
【図2】



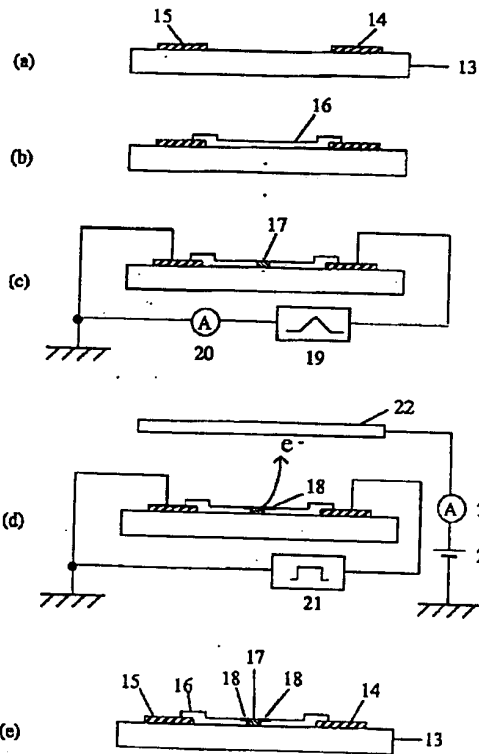
【図3】



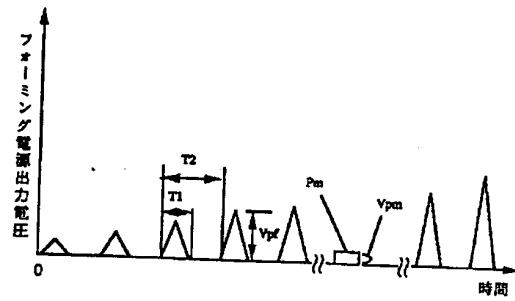
【図4】



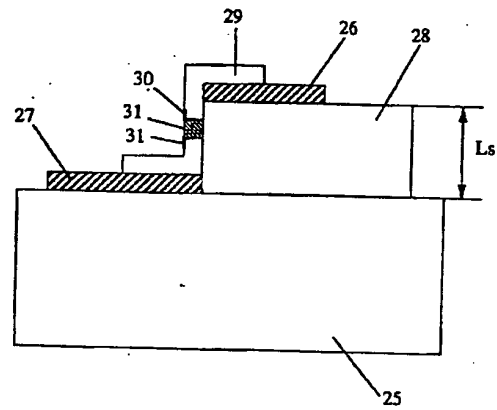
【図5】



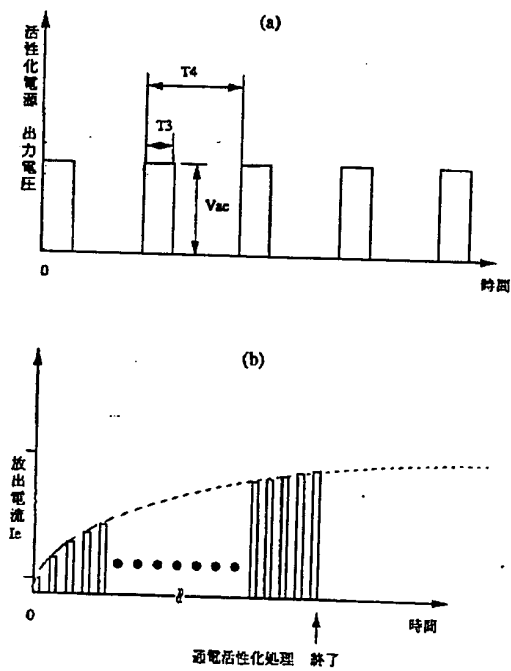
【図6】



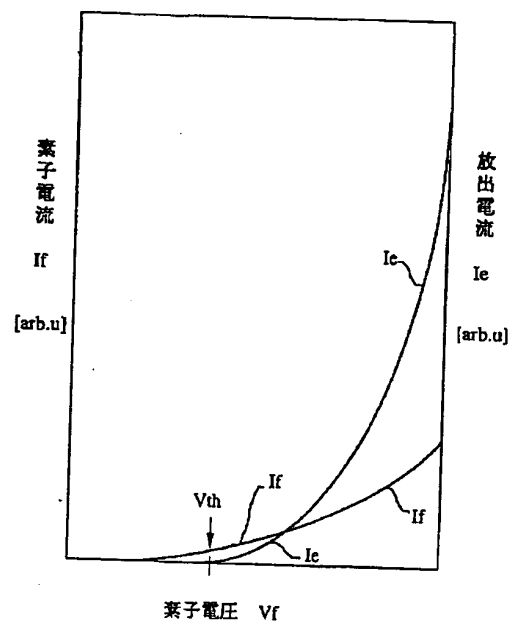
【図8】



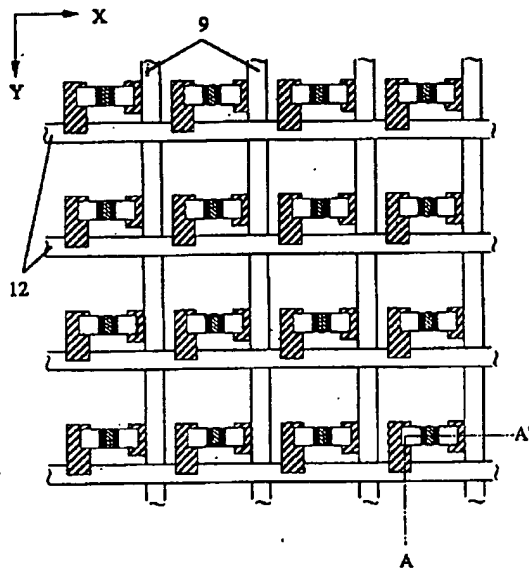
【図7】



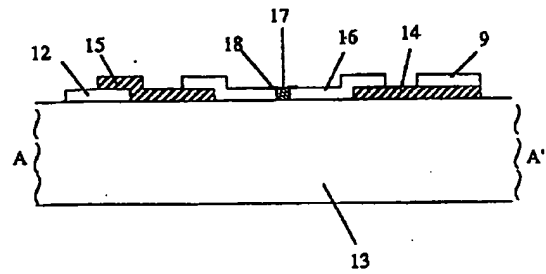
【図9】



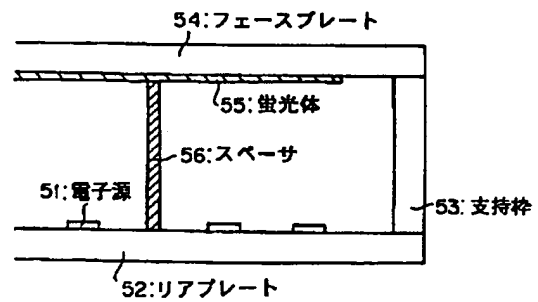
【図10】



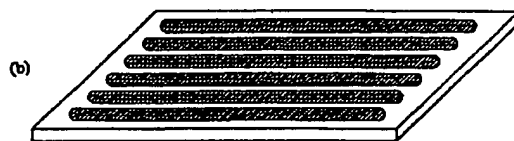
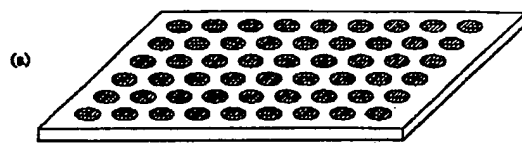
【図11】



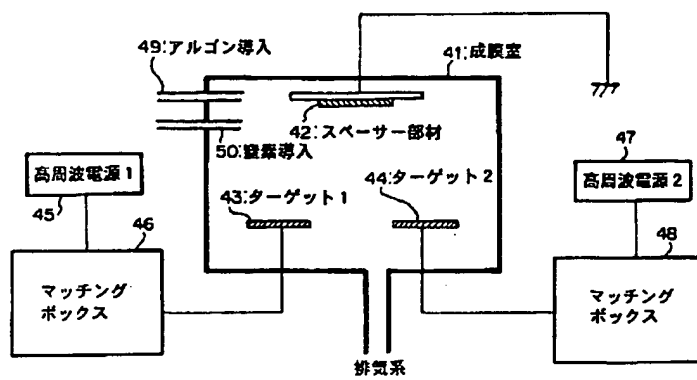
【図13】



【図12】



【図14】



フロントページの続き

(72)発明者 高木 博嗣

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内